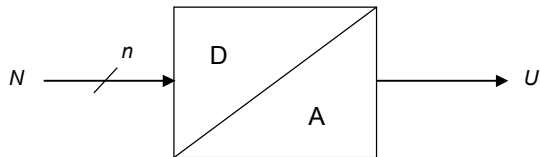


# 2

## Digital-Analog-Umsetzer

Ein Digital-Analog-Umsetzer (DAU), auch Digital-Analog-Wandler oder Digital-Analog-Converter (DAC) genannt, wandelt eine Zahl in eine Ausgangsspannung um.

### ■ 2.1 Grundbegriffe und Kennlinie



**Bild 2.1** Blockbild DA-Umsetzer

Bild 2.1 zeigt das Blockbild für einen DA-Umsetzer. Die Zahl  $N$  als Eingangsgröße ist dabei meist als Dualzahl mit  $n$  Bits gegeben. Der Bereich der Ausgangsspannung  $U$  wird über eine Referenzspannung  $U_{ref}$  festgelegt.

Folgende Gleichung, die **Wandlungsfunktion**, beschreibt das Übertragungsverhalten:

$$U = U_{LSB} \cdot N \quad (2.1)$$

mit

$$U_{LSB} = \frac{U_{ref}}{2^n}$$

$U_{ref}$  = Referenzspannung, legt den Spannungsbereich für  $U$  fest

$U_{LSB}$  = Spannungsstufung in der Ausgangsspannung  $U$ ;

im Englischen sind folgende Bezeichnungen üblich:

$U_{ref} = FS$  (full scale)

$U_{LSB} = LSB$

$LSB$  bezieht sich dabei auf „Least Significant Bit“, d. h. die Ausgangsspannung  $U$  entspricht der Spannungsstufe  $U_{LSB}$  für die Eingangszahl  $N = 1$  ( $LSB$  gesetzt).

Die grafische Darstellung der Wandlungsfunktion ergibt die **Kennlinie eines DAU**.

**Beispiel 2.1:**

Für einen 3-Bit-DAU ( $n = 3$ ) mit der Referenzspannung  $U_{ref} = 2,4 \text{ V}$  ist die Kennlinie zu zeichnen.

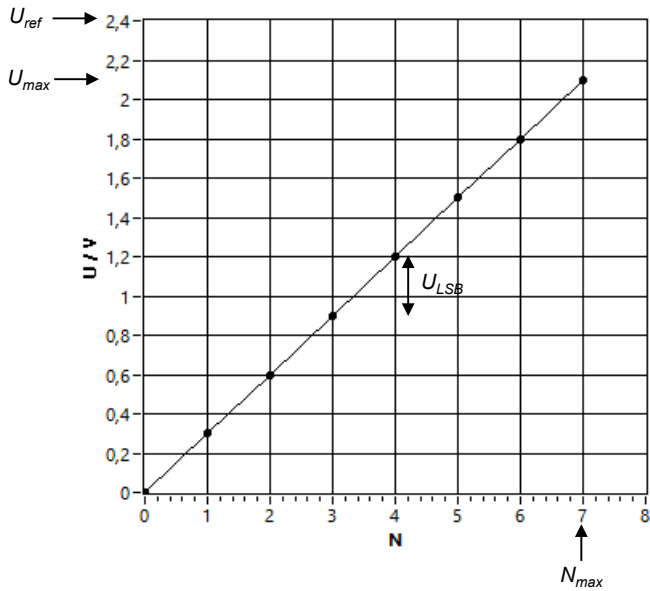
**Lösung 2.1:**

$$U = U_{LSB} \cdot N \quad \text{mit} \quad U_{LSB} = \frac{2,4 \text{ V}}{2^3} = 0,3 \text{ V}$$

Bei 3 Bit ergibt sich der maximale Wert für  $N$  zu

$$N_{max} = 2^n - 1 = 2^3 - 1 = 7$$

Die sich daraus ergebende Kennlinie (Punktfolge) ist in Bild 2.2 dargestellt.



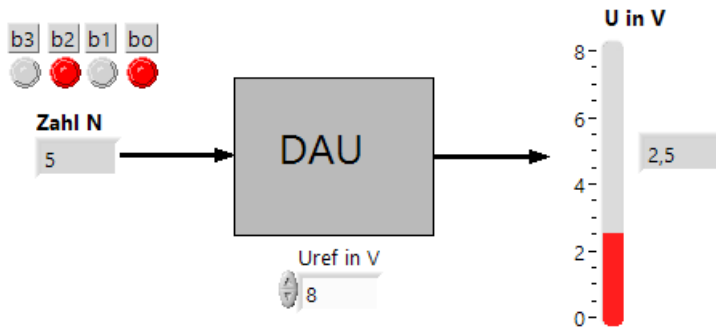
**Bild 2.2** DAU-Kennlinie

Für die maximale Ausgangsspannung erhält man:

$$U_{max} = N_{max} \cdot U_{LSB} = 7 \cdot 0,3 \text{ V} = 2,1 \text{ V} = U_{ref} - U_{LSB}$$

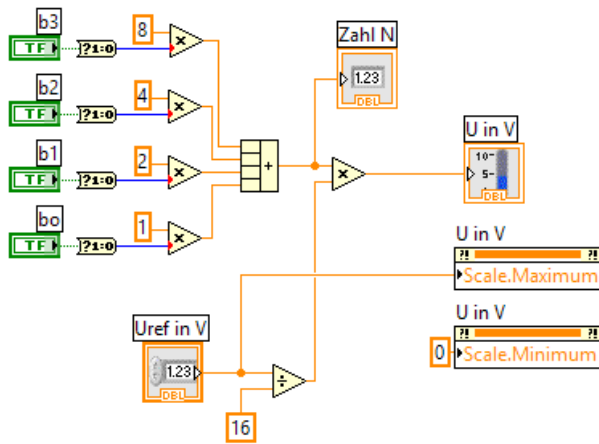
**Beispiel 2.2:**

Simulation eines 4-Bit-DAU mit einem LabVIEW-Programm.



**Bild 2.3** Schematische Darstellung im Panel

Die Darstellung im Panel (Bild 2.3) erfolgt mit Objekten aus der LabVIEW-Controls-Palette. Es ist die Eingabe einer 4-Bit-Dualzahl und einer Referenzspannung möglich.

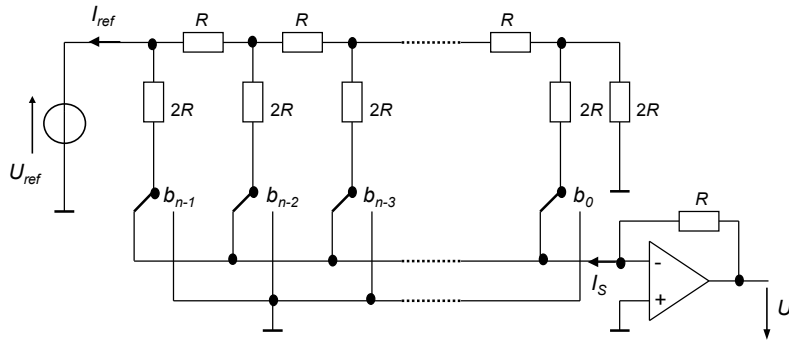


**Bild 2.4** LabVIEW-Programm

Die Programmierung (Bild 2.4) erfolgt mit entsprechenden Elementen aus der LabVIEW-Funktions-Palette.

## ■ 2.2 Verfahren zur DA-Umsetzung

Zur Realisierung von DA-Wandlern werden unterschiedliche Schaltungen eingesetzt. Sie unterscheiden sich in den Eigenschaften wie Umsetzungsgeschwindigkeit, Auflösung, Genauigkeit, Linearität. Beispielhaft soll hier die Funktionsweise einer häufig eingesetzten Schaltung, dem R-2R-Leiternetzwerk (Bild 2.5), genauer betrachtet werden.



**Bild 2.5** DAU mit R-2R-Leiternetz

Das Widerstandsnetzwerk bewirkt für die Spannungsquelle  $U_{ref}$  einen Gesamtwiderstand von  $R$  mit dem Gesamtstrom  $I_{ref} = U_{ref}/R$  und an den Stromknoten jeweils die Halbierung des Stromes. Je nach Schalterstellung fließen die so binär gewichteten Ströme durch die Widerstände  $2R$  nach Masse oder zum Summationspunkt am Operationsverstärker (OPV).

Ordnet man den Schaltern in Bild 2.5 die binären Variablen  $b_0$  bis  $b_{n-1}$  zu, mit

$b_i = 0$ , wenn der Schalter an Masse liegt

und

$b_i = 1$ , wenn der Schalter am Summationspunkt des OPV liegt (gezeichnete Schalterstellung),

dann lässt sich die Stromsumme  $I_s$  am Summationspunkt des OPV in folgender Weise ausdrücken:

$$I_s = b_{n-1} \cdot \frac{I_{ref}}{2} + b_{n-2} \cdot \frac{I_{ref}}{4} + \dots + b_0 \cdot \frac{I_{ref}}{2^n}; \quad \text{mit } I_{ref} = \frac{U_{ref}}{R}$$

oder

$$I_s = \frac{I_{ref}}{2^n} \cdot (b_{n-1} \cdot 2^{n-1} + b_{n-2} \cdot 2^{n-2} + \dots + b_0 \cdot 2^0)$$

Der Ausdruck in der Klammer stellt eine Dualzahl  $N$  mit  $n$  Bits dar, also folgt:

$$I_s = \frac{I_{ref}}{2^n} \cdot N$$

Der Strom  $I_s$  führt über den Rückkopplungswiderstand  $R$  am OPV zur Ausgangsspannung  $U$ :

$$U = R \cdot I_s = R \cdot \frac{I_{ref}}{2^n} \cdot N = R \cdot \frac{U_{ref}}{R \cdot 2^n} \cdot N = \frac{U_{ref}}{2^n} \cdot N$$

und somit zur Funktionsgleichung eines DAU.

#### DAU-Verfahren in der Übersicht

In Tabelle 2.1 sind häufig angewendete Verfahren zur DA-Umsetzung zusammengefasst.

**Tabelle 2.1** DAU-Verfahren

Verfahren	Eigenschaften	Einsatzbeispiele
R-2R-DA-Umsetzer	gute Genauigkeit, da nur zwei Widerstandswerte niederohmige Widerstandswerte für schnelle Anwendungen möglich	Mikrocontroller, Messkarten
stromgewichtete DA-Umsetzer	einfacher Aufbau bei hoher Auflösung großer Widerstandsbereich erforderlich	Messtechnik, Mikrocontroller
Sigma-Delta- DA-Umsetzer	hohe Auflösung bis 24 Bit gute Linearität	Audiotechnik

## 2.3 Fehlerbetrachtung

Bei realen DA-Wandlern weicht die Kennlinie vom idealen Verlauf ab. In Bild 2.6 ist dies stark übertrieben dargestellt. Die Abweichungen sind entsprechend als Fehler definiert. (Diese allgemein üblichen Fehlerdefinitionen sind in analoger Weise auch für andere Elektronik-Bausteine festgelegt.)

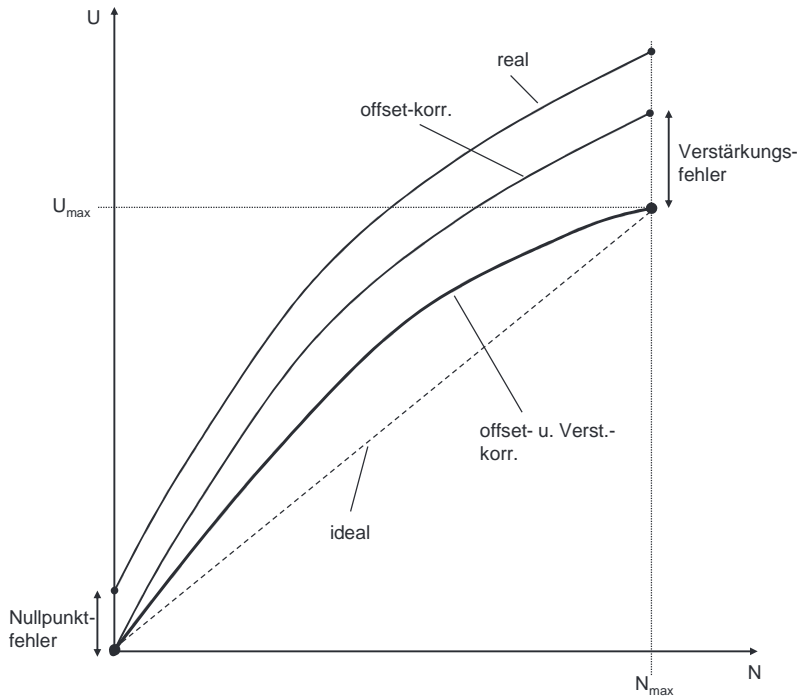


Bild 2.6 Reale DAU-Kennlinie

**Nullpunktfehler (offset error)**

Der Nullpunktfehler ist die Spannungsabweichung zwischen dem realen und idealen Nullpunkt (siehe Bild 2.6).

$$F_{\text{offset}} = U(N=0) - U_{\text{LSB}} \cdot 0 = U(N=0) \quad (2.2)$$

Er wird in der Regel abgeglichen (Verschiebung der realen Kennlinie über ein offset-Potentiometer in den idealen Nullpunkt).

**Verstärkungsfehler (gain error, full scale error)**

Nach Abgleich des Nullpunktfehlers verbleibt ein Verstärkungsfehler. Er gibt die Abweichung der maximalen Ausgangsspannung vom idealen Wert für  $U_{\max}$  an (siehe Bild 2.6).

$$F_{\text{FS}} = U(N = N_{\max}) - U_{\text{LSB}} \cdot N_{\max} \quad (2.3)$$

Er wird z. B. in Prozent vom Endwert (full scale) oder als Vielfaches von  $U_{\text{LSB}}$  angegeben.

Auch der Verstärkungsfehler wird üblicherweise abgeglichen (Drehung der offset-korrigierten Kennlinie über ein Verstärkungs-Potentiometer in den idealen Endpunkt).

Nach Abgleich von Nullpunkt- und Verstärkungsfehler werden die verbleibenden Nichtlinearitäten in der Kennlinie wie folgt angegeben:

#### Integrale Nichtlinearität INL (integral non linearity)

Sie ist die Differenz zwischen der tatsächlichen Spannung  $U$  und der idealen Spannung, die durch  $U_{LSB} \cdot N$  bestimmt ist.

$$INL(N) = U(N) - U_{LSB} \cdot N \quad (2.4)$$

#### Differentielle Nichtlinearität DNL (differential non linearity)

Es werden zwei benachbarte Punkte der Kennlinie betrachtet und die Abweichung zwischen der tatsächlichen Spannungsdifferenz und der idealen Spannungsdifferenz  $U_{LSB}$  ermittelt.

$$DNL(N, N+1) = (U(N+1) - U(N)) - U_{LSB} \quad (2.5)$$

#### Beispiel 2.3:

Bei der Messung an einem 3-Bit-DAU mit  $U_{ref} = 10 \text{ V}$  wurden folgende Werte (Tabelle 2.2) ermittelt:

**Tabelle 2.2** DAU-Messwerte

$N$	0	1	2	3	4	5	6	7
$U/V$	0,30	1,85	3,40	5,45	6,00	8,05	9,60	11,15

- Berechnen Sie  $U_{LSB}$ .
- Wie groß ist die maximale Spannung  $U_{max}$ , die der DAU liefern müsste?
- Korrigieren Sie den Nullpunktfehler.
- Korrigieren Sie den Verstärkungsfehler.
- Ermitteln Sie die maximale integrale Nichtlinearität  $INL_{max}$  des DAU.
- Ermitteln Sie die maximale differentielle Nichtlinearität  $DNL_{max}$  des DAU.
- Stellen Sie in einem Diagramm die ideale Kennlinie und die reale (offset- und verstärkungskorrigierte) Kennlinie dar.

#### Lösung 2.3:

$$\text{a) } U_{LSB} = \frac{10 \text{ V}}{2^3} = 1,25 \text{ V}$$

$$\text{b) } U_{max} = U_{LSB} \cdot N_{max} = 1,25 \text{ V} \cdot 7 = 8,75 \text{ V}$$

c) Zur Korrektur des Nullpunktfehlers muss von allen Punkten der gemessenen Kennlinie der Nullpunktfehler von 0,3 V subtrahiert werden. Das Ergebnis ist aus der Zeile zwei (U/V offset-korrigiert) von Tabelle 2.3 zu entnehmen.

d) Nach der Offset-Korrektur beträgt die max. Spannung 10,85 V. Der ideale Spannungswert ist 8,75 V. Zur Korrektur des Verstärkungsfehlers ist die offset-korrigierte Kennlinie mit dem Faktor  $8,75 \text{ V} / 10,85 \text{ V} = 0,8065$  in den idealen Endpunkt zu „drehen“. Das Ergebnis zeigt Zeile drei (U/V verstärkungskorrigiert) von Tabelle 2.3.

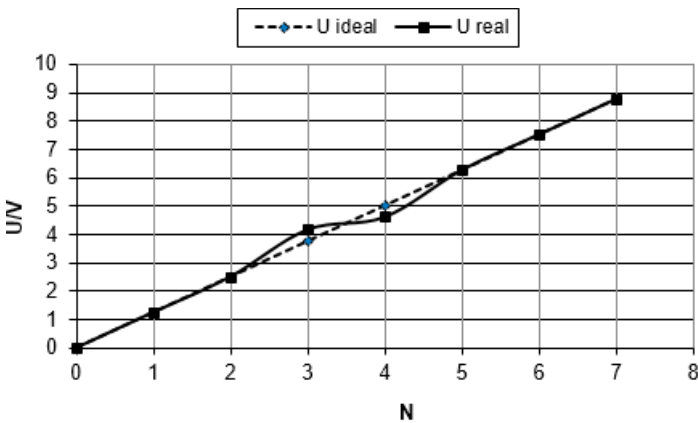
e) Die integrale Nichtlinearität INL ergibt sich nach Gleichung 2.4 aus der Differenz der Spannungswerte der Zeilen drei (U/V verstärkungskorrigiert) und vier (U/V ideal). Sie ist der fünften Zeile (INL/V) zu entnehmen. Der Maximalwert  $INL_{max}$  beträgt 0,40 V.

f) Die differentielle Nichtlinearität DNL ergibt sich nach Gleichung 2.5 aus der Differenz zweier aufeinanderfolgender Spannungswerte der Zeile drei (U/V verstärkungskorrigiert) im Vergleich zum idealen Wert  $U_{LSB}$ . Das Ergebnis zeigt die Zeile sechs (DNL/V). Der betragsmäßig maximale Wert liegt bei  $DNL_{max} = 0,81 \text{ V}$ .

g) In Bild 2.7 sind ideale und reale Kennlinie dargestellt.

**Tabelle 2.3** Lösungen zu Beispiel 2.3

N	0	1	2	3	4	5	6	7
U/V offset-korrigiert	0,00	1,55	3,10	5,15	5,70	7,75	9,30	10,85
U/V verstärkungskorrigiert	0,00	1,25	2,50	4,15	4,60	6,25	7,50	8,75
U/V ideal	0,00	1,25	2,50	3,75	5,00	6,25	7,50	8,75
INL/V	0,00	0,00	0,00	0,40	-0,40	0,00	0,00	0,00
DNL/V	---	0,00	0,00	0,40	-0,81	0,40	0,00	0,00



**Bild 2.7** DAU-Kennlinien zu Beispiel 2.3



# Index

## A

Ableitung 102  
Abtastfrequenz 42 f., 48  
Abtastintervall 42  
Abtastsignale 183  
Abtast- $\square$  eorem 49  
Abtastung 52  
Abtastwerte 48  
Acquisition Time 40  
AD-Umsetzer 27, 41  
ADC 27  
Addierer 108  
ADU-Integrationsverfahren 32  
ADU-Kennlinie 28  
ADU-Parallelverfahren 32  
ADU-Sigma-Delta-Verfahren 32  
ADU-Verfahren 30, 32  
ADU-Wandlungsfunktion 27  
Aliasing Effekt 50  
ALU 202  
Amplituden 105  
Amplitudendämpfung 53 f.  
Amplitudenfehler 54  
Amplitudenfehler-Reduzierung 55  
Anti-Aliasing-Filter (AAF) 52  
Aperture Delay Time 40

## B

Bandpassfilter 126  
Bandsperrfilter 126  
Barrel-Shifter 204  
Bessel-Tiefpass-Filter 130  
bipolare Wandler 35  
Bitreverse-Adressierung 205  
Bodediagramm 105  
Butterworth-Tiefpass 130

## C

circulare Adressierung 205  
Continuous-Scanning 65  
Counter 214

## D

DA-Umsetzer 16  
DA-Wandler 52  
DAC 16  
DAQ Assistant 241  
DAQ-Hardware 207  
DAU-Kennlinie 16  
DAU-Verfahren 20  
DAU-Wandlungsfunktion 16  
DFT 183, 185  
Dielektrizitätskonstante 68  
DIFF 62, 239  
Differential-Tauchanker-Aufnehmer 78  
differenzielle Nichtlinearität DNL 22  
Differenzgleichung 101 f., 107  
digitaler Signalprozessor 201  
digitaler Signalcontroller 201  
digitaler Trigger 239  
diskrete Fourier-Transformation 183  
Droop Rate 41  
DSP 107

## E

Eingangsfrequenz 43  
Entwurfsmethode 161  
Express-Palette 240

## F

Faltung 165, 189  
Fast Fourier Transformation 185

- Fensterfunktion 186  
 Festpunkt-Arithmetik 204  
 FFT 185  
 Filter 86  
 Filterarten 127  
 Finite Impulse Response 127  
 FIR 126  
 Fourieranalyse 49  
 Fourier-Transformation 179  
 FT 179  
 FTA 183  
 Full Scale 16  
 Funktionsgenerator 212
- G**
- Gewichtsfunktion G 53  
 Glättungs-Tiefpass 52  
 Gleitkomma-Arithmetik 204  
 GPIB 207 f., 210 f., 215
- H**
- Halbbrücke 88, 91  
 Harvard-Architektur 202  
 Hochpassfilter 126  
 Hold Settling Time 41
- I**
- idealer Operationsverstärker 81  
 IIR 126  
 Infinite Impulse Response 128  
 Instrumentierungs-Verstärker 85  
 integrale Nichtlinearität INL 22  
 Interval-Scanning 65  
 invertierender Operationsverstärker 80  
 I.Q Format 204
- K**
- kapazitive Messfühler 68  
 k-Faktor 67  
 Kreissymbol 108
- L**
- LabVIEW 17, 49, 209, 218, 240  
 LSB 16
- M**
- MAC-Befehl 202  
 MAC-Einheit 202  
 mehrkanalige Datenerfassung 65  
 Messbrücken 86  
 Messwerterfassung 59  
 Messwerterfassungssysteme 59  
 Multimeter (DMM) 213  
 Multiplizierer 108
- N**
- nichtrekursive Filter 126  
 NRSE 62  
 Nullpunktfehler 21
- O**
- Offset binär 35  
 Operationsverstärker 80, 82  
 Ortskurve 104
- P**
- parallele Schnittstelle 207  
 Phasengang 105  
 Pipelining 203  
 Plattenkondensator 68, 70, 72  
 Poisson-Zahl 67
- Q**
- Quantisierungseinheit 27  
 Quantisierungsfehler 28, 32 f.  
 Quantisierungsrauschen 34
- R**
- R-2R Leiternetzwerk 19  
 reale SH-Schaltung 40  
 Reduzierung Amplitudenfehler 55  
 Referenzspannung 16, 27  
 Rekonstruktion 52  
 rekursive Filter 126  
 relative Längenänderung 67  
 Repeat-Instruktion 204  
 RS-232 207  
 RSE 61, 239  
 Rückkopplungsanteil 127

## S

Sample-Hold-Schaltkreis 39  
Schnittstellen 207  
serielle Schnittstelle 207  
SH-Schaltkreis 41  
SH-Steuersignal 41  
Sigma-Delta-DA-Umsetzer 20  
Signalabtastung 48  
Signal/Rauschverhältnis SNR 34  
Simultaneous-Scanning 65  
SINAD 35  
Smart-Sensor 244  
SNR 34  
straight binär 35  
String 216  
Strom-Spannungswandler 81 f.  
Subtrahierschaltung 84  
SubVI 50, 219  
sukzessive Approximation 30  
Summierschaltung 83

## T

Tiefpassfilter 126  
Trägerfrequenz-Messverfahren 89

Trennverstärker 86  
Triggerung 65  
Tschebyscheff-Tiefpassfilter 130

## U

Übertragungsfunktion 131  
unipolare Wandler 35  
USB 208  
USB-Messmodul 238 f.

## V

Verstärkungsfehler 21  
Verzögerungselement 108 f.  
Verzögerungszeit 108  
Vollbrücke 87  
von Neumann-Architektur 201

## W

Wandlungszeit 37

## Z

Zylinderkondensator 74